

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-077345

(43)Date of publication of application : 14.03.2000

(51)Int.Cl.

H01L 21/22
H01L 21/205
H01L 21/324

(21)Application number : 10-248635

(71)Applicant : KOKUSAI ELECTRIC CO LTD

(22)Date of filing : 02.09.1998

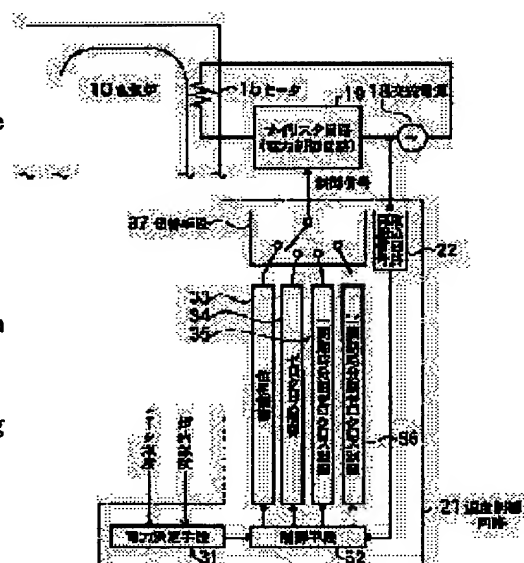
(72)Inventor : NAKANO MINORU
YOKOGAWA KAZUHIRO
UENO MASAOKI

(54) ELECTRICAL FURNACE CONTROL APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To realize compatibility between economy and heater control in each semiconductor manufacturing step, by preparing a plurality of thyristor control systems and switching these systems therebetween for each step.

SOLUTION: Power to be supplied to a heater 15 is determined by a temperature control circuit 21 on the basis of an in-furnace temperature and a heater temperature and controlled by a thyristor circuit 19. A plurality of control signal generation means for applying a gate signal to the thyristor circuit 19 are prepared to be switched therebetween by a switch means 37. The control signal generation means includes a zero-crossing control signal generation means and time-division dispersion zero-crossing control signal generation means 35 and 36 for turning ON and OFF an A.C. power alternately at each one cycle of the power or at each half cycle thereof. According to the switching, an



execution step requiring a stable temperature state selects phase control, an initial and later stable step selects zero-crossing control to realize an economical efficiency, a temperature raising step in a semi-execution process state selects semi-period time-division dispersion zero-crossing control reasonable in economical efficiency and control performance, and a lowering temperature step selects one-period time-division dispersion zero-crossing control allowing a slightly increased economical efficiency.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

3181-2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-77345
(P2000-77345A)

(43) 公開日 平成12年3月14日 (2000.3.14)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テマコード (参考) |
|---------------------------|-------|---------------|-------------------|
| H 0 1 L 21/22 | 5 1 1 | H 0 1 L 21/22 | 5 1 1 A 5 F 0 4 5 |
| 21/205 | | 21/205 | |
| 21/324 | | 21/324 | K |
| | | | T |

審査請求 未請求 請求項の数 1 O L (全 11 頁)

(21) 出願番号 特願平10-248635

(22) 出願日 平成10年9月2日 (1998.9.2)

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 中野 稔

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(72) 発明者 横川 和弘

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(74) 代理人 100090136

弁理士 油井 透 (外2名)

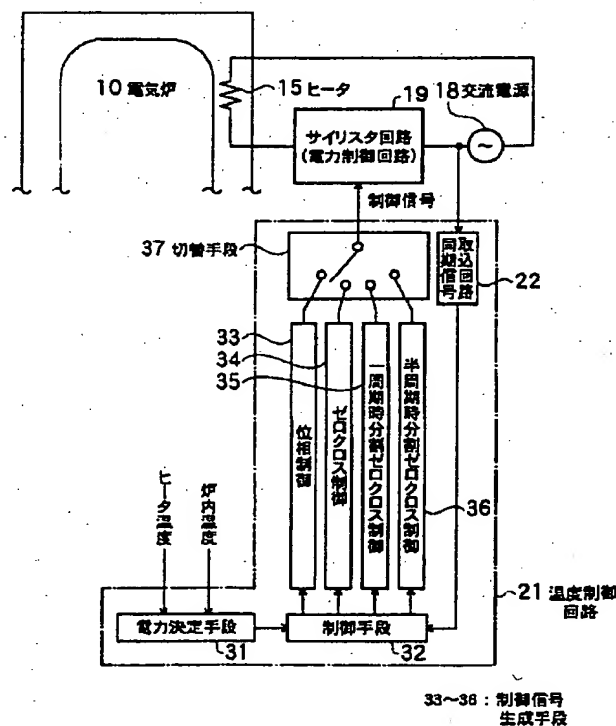
最終頁に続く

(54) 【発明の名称】 電気炉制御装置

(57) 【要約】

【課題】 サイリスタ制御方式を複数用意し、これらを半導体製造ステップ毎に切り替えて、各ステップにおけるヒータ制御の経済性と制御性とを両立させる。

【解決手段】 ヒータ15に供給される電力は、炉内温度とヒータ温度をもとに温度制御回路21で決定され、サイリスタ回路19によって制御する。サイリスタ回路19にゲート信号を与える制御信号生成手段は切替手段37で切替自在に複数用意する。制御信号生成手段は、位相制御信号生成手段33、ゼロクロス制御信号生成手段34、交流電力の一周期または半周期単位で交互にオンオフを切替える時分割分散ゼロクロス制御信号生成手段35、36からなる。切替により温度安定状態を必要とする実行ステップは位相制御、初期及び後期安定ステップは経済効率を図るためにゼロクロス制御、半実プロセス状態となる昇温ステップは経済効率、制御性能がほどこい半周期時分割分散ゼロクロス制御、降温ステップは若干経済効率を上げられる一周期時分割分散ゼロクロス制御を選択する。



【特許請求の範囲】

【請求項 1】 炉を加熱するヒータと、

前記ヒータに供給する電力を制御信号に応じて通電制御する電力制御回路と、

前記電力制御回路に加える制御信号を複数種類生成する複数の制御信号生成手段と、

半導体製造プロセスの各ステップ毎に前記複数の制御信号生成手段を切替えて当該ステップに適合する制御信号生成手段を選択する切替手段と、

前記炉内外の検出温度をもとに前記ヒータに供給する電力を決定する電力決定手段と、

前記電力決定手段で決定されたヒータ供給電力を得るために要求される制御信号を、前記切替手段によって選択された前記制御信号生成手段に生成させる制御手段とを備えた電気炉制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体ウェーハ等の被処理基板を加熱して拡散／CVD、アニール等を行う熱処理装置の電気炉制御装置に係り、特に経済性と制御性とを両立させるようにしたものに関する。

【0002】

【従来の技術】 一般に、半導体ウェーハ等の被処理基板を加熱して、拡散／CVD、アニール等を行う熱処理装置は、例えば円筒形状に形成された石英からなる反応管の周囲を SiC 等からなる均熱管で覆い、その周囲にヒータ及び断熱材を配置した構成をとる。反応管内を加熱するヒータ出力の制御は、例えば、ヒータを反応管の軸方向に分割し、分割された領域毎に行なわれることが多い。そして、反応管内部及び外部に配置される温度検出器からの信号により、分割ヒータに印加する電力を反応管内の温度分布が一定になるように個別に制御する。

【0003】 前記ヒータに供給する電力を制御する電力制御回路には、一般的にはサイリスタ回路が用いられる。このサイリスタ回路を構成するサイリスタを制御する制御方式として、従来から位相制御及びゼロクロス制御が使われている。

【0004】

【発明が解決しようとする課題】 しかしながら、位相制御方式は制御性能は良いが高周波ノイズを発生させるという欠点がある。また、ゼロクロス制御方式は経済効率は良いが、電力を均等にバランス良く制御できないという制御精度が位相制御よりも悪いという欠点がある。したがって、前記いずれかの制御方式をサイリスタ制御に一律に適用すると、次のような問題が生じる。

【0005】 半導体製造プロセスは、一般的には時系列的に初期安定ステップ、昇温ステップ、実行ステップ、降温ステップ、後期安定ステップから構成されるが、これらのステップに位相制御方式を共通に使った場合、実行ステップは温度安定状態を必要とするので位相制御方

式で良いが、初期安定ステップでは経済効率が悪くなる。昇温ステップは半実行ステップ状態となるので、経済効率、制御性能にほど良さが要求されるが、制御性能が良すぎる割りに経済効率が悪い。降温ステップ、後期安定ステップは経済効率が悪くなる。

【0006】 一方ゼロクロス制御方式を使うと、温度安定状態を必要とする実行ステップの制御性が悪くなる。初期安定ステップ、降温ステップ、後期安定ステップの経済効率は良くなるが、昇温ステップでは経済効率が良すぎるわりに、制御性能が悪いという問題が生じる。

【0007】 また、従来の方式に共通していえることであるが、領域間でヒータ出力の位相をずらすという制御を行っていなかったため、領域間の電力分散平均化が困難であった。

【0008】 本発明の課題は、上述した従来技術の問題点を解消して、半導体製造プロセスを構成する各ステップに応じた最適な電力制御が可能な電気炉制御装置を提供することにある。

【0009】

【課題を解決するための手段】 上記課題を解決するために、半導体製造プロセスを構成する複数のステップの中からカレントステップを特定し、そのカレントステップに適合した電力制御方式を複数の制御方式から選択する。選択した制御方式では、炉内を所望温度にするために必要なヒータ電力を生じさせるための制御信号を生成し、これを電力制御回路に加えて、ヒータに供給される電力を制御する。

【0010】 これを実施するために本発明の電気炉制御装置は、炉を加熱するヒータと、前記ヒータに供給する電力を制御信号に応じて通電制御する電力制御回路と、前記電力制御回路に加える制御信号を複数種類生成する複数の制御信号生成手段と、半導体製造プロセスの各ステップ毎に前記複数の制御信号生成手段を切替えて当該ステップに適合する制御信号生成手段を選択する切替手段と、前記炉内外の検出温度をもとに前記ヒータに供給する電力を決定する電力決定手段と、前記電力決定手段で決定されたヒータ供給電力を得るために要求される制御信号を、前記切替手段によって選択された前記制御信号生成手段に生成させる制御手段とを備えるようにした。

【0011】 前記炉内外の検出温度は炉内温度やヒータ温度などである。また前記複数種類の制御信号を生成する制御信号生成手段は、例えば前記電力の位相角制御により前記制御信号を生成する位相制御信号生成手段、制御周期内で通電区間と非通電区間が分離されてそれぞれに集中するように前記制御信号を生成するゼロクロス制御信号生成手段、前記制御周期内で通電区間と非通電区間が分散するように前記制御信号を生成する時分割分散ゼロクロス制御信号生成手段から構成することができ、時分割分散ゼロクロス制御信号生成手段はさらに半

周期時分割分散ゼロクロス制御信号生成手段と一周期時分割分散ゼロクロス制御信号生成手段とから構成される。

【0012】半導体製造プロセスを開始したら、プロセス中のどのステップにあるか（カレントステップ）を時間経過で判断し、当該ステップに適合する制御信号生成手段を切替手段により選択する。例えば、各ステップが初期安定ステップ、昇温ステップ、実行ステップ、降温ステップ、後期安定ステップから構成されている場合、実行ステップは温度安定状態を必要とするので位相制御方式を使う。初期安定ステップは経済効率を図るためにゼロクロス制御方式を使う。昇温ステップは半実行ステップ状態となるので、経済効率、制御性能がほど良い半周期時分割分散ゼロクロス制御方式を使う。降温ステップでは、若干経済効率を上げることで一周期時分割分散ゼロクロス制御方式を使う。後期安定ステップは経済効率のよいゼロクロス制御方式を使う。

【0013】一方、電力決定手段に炉内温度やヒータ温度を読み込ませて、これらの温度をもとに、炉内が所望の温度になるようにヒータに供給する電力を決定する。制御手段は、この決定された電力を得るための制御信号を、前記選択された制御信号生成手段に生成させる。位相制御であれば、電力テーブルを参照し、ヒータ電力の%値によってオフセットを決定し、オフセット時間経過後、制御信号を発生させる。ゼロクロス制御であれば制御周期中の通電区間を決定する。一周期時分割分散ゼロクロス制御及び半周期時分割分散ゼロクロス制御であれば、制御周期中に制御信号を発生させるか否かを決定する。制御信号生成手段から出力された制御信号を電力制御回路に印加してヒータに与える電力を通電制御し、炉内温度を安定化する。

【0014】前記ヒータは電気炉で一般的な抵抗加熱ヒータが好ましい。電力制御回路は、通電制御素子であるサイリスタを構成要素とするサイリスタ制御回路とすることがもっとも簡易かつ安価である。また、上記電気炉制御装置を熱処理装置に適用すると、ヒータ電力を平均化させることができるので、より有効な熱処理ができる。前記ヒータは分割されていなくても良いが、ヒータを炉軸方向に複数に分割する場合には、各分割ヒータに供給する電力の位相をずらすようにして、炉内部の温度分布が均一になるようにすることが好ましい。

【0015】制御信号生成手段はソフトウェアで実現しても、ハードウェアで構成してもよい。切替手段は、制御信号生成手段がハードウェアで構成されているときはメカニカルスイッチないし電子スイッチやセレクト、マルチプレクサなどのハードウェアスイッチで構成し、制御信号生成手段がソフトウェアで構成されているときはソフトウェアスイッチで構成する。

【0016】電力決定手段は、炉内温度とヒータ温度のもとづき所定のアルゴリズムに従って、電力値を演算に

より求めて電力テーブルを作成する。あるいは、入力値である炉内温度及びヒータ温度と出力値である電力値との全ての可能性のある関係を予め演算しておき、入力値をアドレス、出力値をメモリの記憶値とするルックアップテーブル方式のものでもよい。いずれにしても決定したヒータ供給電力は電力テーブルに書き込まれるようにする。

【0017】制御手段も、電力テーブルにもとづき所定のアルゴリズムに従って演算して、制御信号のタイミングを演算により求めるようにする。あるいは、入力値であるパワー値と出力値である制御信号タイミングとの全ての可能性のある関係を予め演算しておき、入力値をアドレス、出力値をメモリの記憶値とするルックアップテーブル方式のものでもよい。

【0018】

【発明の実施の形態】以下に本発明の実施の形態を説明する。

【0019】図2に熱処理装置である縦型拡散/CVD装置の電気炉制御装置を示す。電気炉10は、被処理基板14を収納して処理する石英製の反応管11、反応管11を覆って炉内部の温度分布を一定にするSiC製の均熱管12、均熱管12の外周に設けた断熱材13、断熱材13に埋め込まれて反応管11の内部に収納した被処理基板14を加熱するヒータ15から主に構成される。

【0020】縦型拡散/CVD装置においては炉内温度の均一性が極めて重要なので、電気炉10の加熱領域はいくつかに分割され、各領域に対応して分割ヒータ15が設けられる。図示例ではヒータ15は炉軸方向に4分割されている。炉内部の温度分布が一定になるように、ヒータ制御は4つに分割されたヒータ15毎に行なわれ、マイクロコンピュータなどから構成される温度制御回路21で制御される。

【0021】各ヒータ15は、双方向接続した2個のサイリスタ20からなる電力制御回路を構成するサイリスタ回路19により制御されるAC200Vの交流電圧（三相または単相）からの電力により個別に加熱される。図では1つのサイリスタ回路のみを示し、他のサイリスタ回路は省略してある。ヒータ加熱により、例えば石英ボートに載置した100枚の被処理基板14を入れた反応管11内の検出温度が、全て800℃になるように温度制御される。

【0022】反応管内温度を検出する炉内温度検出器16は例えば熱電対から構成され、反応管11内に挿入されて炉内の各領域の温度を検出する。ヒータ温度を検出するヒータ温度検出器17は、これも熱電対から構成され、断熱材13の各領域のヒータ近傍に埋め込まれてヒータ15の温度を検出するようになっている。

【0023】前記温度制御回路21は、主に同期信号取込回路22と演算部23とから構成される。炉内検出温

度とヒータ検出温度とは演算部23に加えられ、これらに基づいて反応管11内に收容される被処理基板14を加熱するヒータ15へのヒータ出力を決定する。温度制御回路21は、ヒータ15に供給する一相または三相交流電源18と半周期毎に同期する同期信号を同期信号取込回路22に取り込み、この同期信号に同期させて、前記ヒータ出力に応じたサイリスタ20のゲートG1、G2...へのゲート信号を生成する。このゲート信号によりサイリスタ回路19を制御して、前記ヒータ15に供給する電力を制御する。

【0024】前記同期信号取込回路22への同期信号の取り込みは、半周期毎（例えば50Hzの場合、1/100秒に一回）とし、半周期毎に、ゲート信号を変化させる方法を取っている。変化させるときは、前記ヒータ15の各領域への電力配分が平均化されるように、且つ一つの分割加熱領域において、制御周期の中で電力配分が平均化されるような方法を取っている。ここで制御周期とは、温度検出器16、17からの信号を温度制御回路21が読み込んで、ヒータ15に供給する電力を制御する一サイクルの間隔のことである。またサイリスタ20の制御方式は複数用意して切替えることができ、半導体製造プロセスを構成する各ステップに応じて使い分けられている。

【0025】前記複数の制御方式は4つ用意してある。サイリスタ回路19を構成するサイリスタ20をオンするときの交流電力の位相角を制御してゲート信号を生成する位相制御方式、制御周期の前半と後半でサイリスタ20のオンとオフを分離してゲート信号を制御周期の前半または後半の一方に集中して生成するゼロクロス制御方式、交流電力の一周期単位で交互にサイリスタのオンとオフを分散してゲート信号を生成する一周期時分割分散ゼロクロス制御方式、交流電力の半周期単位で交互にサイリスタのオンとオフを分散してゲート信号を生成する半周期時分割分散ゼロクロス制御方式である。以下、これらの制御方式を具体的に説明する。

【0026】図3に示す位相制御方式は、50Hz交流電源(a)の半周期毎に同期した同期信号(b)の取り込みから、オフセット時間（以下、単にオフセットということもある） t_{os} を計算し、ゲート信号(c)を発生させサイリスタをオン（図3(a)のハッチングした通電区間。以下同じ。）している。ヒータに供給する電力は、このオフセット時間 t_{os} によって調節され、0%（フルパワー）～100%（ゼロパワー）を示す。発生する熱量は、供給する電力によって決定されるため、オフセット時間 t_{os} は0～100%の間で非線形である。この位相制御方式は、オフセット分解能を上げることによって制御性能をよくできるという利点がある反面、急激な電圧変動による高周波ノイズを発生しやすいという欠点もある。

【0027】図4に示すゼロクロス制御方式は、サイリ

スタを制御周期Tの前半でオンし、後半でオフするようにオンとオフを分離してゲート信号を一方に集中して生成する方式である。例えばヒータ出力50%のときは、制御周期の前半0～T/2secの間、ゲート信号(c)をオフセット0で発生させることにより、サイリスタをオンし、残りT/2～Tsecの間、ゲート信号(c)をオフセット100で発生させないようにしてサイリスタをオフ（非通電）することにより、全体（制御周期Tsec間）で50%とする。このゼロクロス制御方式は、制御周期Tsec間でオン状態（ハッチング）とオフ状態（ハッチングなし）が発生するため、低周波ノイズを発生させ、また、制御分解能を上げられないという欠点がある。しかし、一周期サイクル1/100sec間オフセット0でオンさせることにより、力率は、位相制御よりも良く、経済効率が良い。

【0028】図5の一周期時分割分散ゼロクロス制御方式は、図4のゼロクロス制御方式に変形を加えたものである。制御周期Tsecの間で、例えばヒータ出力50%のときは、一周期（1/100sec）×2はゲート信号(c)を発生してサイリスタをオンし、次の一周期（1/100sec）×2はゲート信号(c)を発生しないでサイリスタをオフするというように、交流電源の一周期単位で交互にゲート信号(c)を発生してサイリスタのオンとオフを繰り返してヒータに通電制御電流を流す。例えば、図5(C)に示す反応管11の1領域目が出力50%、2領域目も出力50%のときは、各領域に一時的（1/100sec）×2に流れる電流を調節するために、図5(B)の2領域目のゲート信号(c)を図5(A)の1領域目のゲート信号(c)に対して一周期分遅らせる。これにより複数領域間でのヒータ出力を平均化し、またオンとオフを分散させることで一領域の制御周期Tsec区間内でもヒータ出力を平均化する。

【0029】図6の半周期時分割分散ゼロクロス制御方式は、制御周期Tsecの間で例えば、ヒータ出力50%のときは、ゲート信号(c)を半周期（1/100sec）だけ発生してサイリスタをオンし、次の半周期（1/100sec）はゲート信号(c)を発生しないでサイリスタをオフするというように、半周期単位で交互にオンとオフを繰り返し、ヒータに電流を流す。また、反応管11の1領域目が出力50%、2領域目も出力50%のときは、各領域に一時的（1/100sec）に流れる電流を調節するために、図6(B)の2領域目のゲート信号(c)を図6(A)の1領域目のゲート信号(c)に対して一周期分遅らせる。これにより複数領域間でのヒータ出力を平均化し、またオンとオフを分散させることで一領域の制御周期Tsec区間内でもヒータ出力を平均化する。

【0030】この図6に示す半周期時分割分散ゼロクロス制御方式は、図5の一周期時分割分散ゼロクロス制御に比べ分解能は50%アップするが、正方向に電流を流

した時と反対方向に電流を流した時とで、抵抗、リアクタンス成分等により発熱量が変化しないように配慮する必要がある。

【0031】図5、図6に示した一周期時分割分散ゼロクロス及び半周期時分割分散ゼロクロス制御は、力率は図4のゼロクロス制御に比べると多少劣るが、ヒータ電力を平均化させることができ、半導体製造時に重要な、反応管内の均熱を取れるという利点が多い。

【0032】図1に前述した複数のサイリスタ制御方式を模式的に描き込んだ温度制御回路21の具体的な構成を示す。温度制御回路21は、炉内温度とヒータ温度をもとに分割ヒータ15に供給する各電力を決定する電力決定手段31と、サイリスタを制御する位相制御信号生成手段33、ゼロクロス制御信号生成手段34、一周期時分割分散ゼロクロス制御信号生成手段35、半周期時分割分散ゼロクロス制御信号生成手段36と、半導体製造プロセスの各ステップ毎に複数の制御信号生成手段33～36を切替える切替手段37と、電力決定手段31で決定されたヒータ供給電力を得るために必要なゲート信号を切替手段37によって切り替えられた制御信号生成手段33～36に生成させる制御手段32とから主に構成される。ここでは前記制御信号生成手段33～36は、メモリに記憶させた内容に基づいて機能を実現するソフトウェアで構成してある。

【0033】前記切替手段37の切替制御により、制御性能がさほど必要とされず、経済性を重要視できるステップではゼロクロス制御を利用し、制御性能を重要視するステップでは位相制御を利用し、どちらもほどほど良くしたいときには、一周期、半周期時分割分散ゼロクロス制御を使い分けて利用するという方法を取る。

【0034】例えば、図7に示すように、初期安定ステップ1、昇温ステップ2、実行ステップ3、降温ステップ4、後期安定ステップ5からなる代表的な半導体ウェーハプロセスにおいて説明する。実際にCVDや拡散などを行う実行ステップ3は、温度安定状態を必要とするので位相制御を使う。ステップ1、ステップ5は実行ステップ3前後のスタンバイ状態であり、経済効率を図るためにゼロクロス制御を使う。ステップ2ではランピング制御を用いて実行ステップ3に徐々に近づけるという方法を取るが、実際にはガス注入を行ない、半実プロセス状態となるので、経済効率、制御性能がほど良い半周期時分割分散ゼロクロス制御を使う。ステップ4では、若干経済効率を上げることのできる一周期時分割分散ゼロクロス制御を使うという方法を取る。従って、実行ステップ3以外では高周波ノイズが生じない。また、ステップ2及びステップ4ではヒータ電力を平均化できる。なお図7中、SVは実施形態の切替制御方式による炉内温度特性、PVは従来の位相制御方式による炉内温度特性を示している。

【0035】前記制御方式の切替は次のようにして行

う。図2の温度制御回路21の演算部23が、図8(a)に示すように、ステップ実行中であるか否かを判断する(ステップ101)。このステップ実行中であるか否かの判断は、スタート時点からの経過時間に基づいて行われる。図示しない上位コントローラから温度制御回路21にレシピに基づいた指示がなされる。レシピ中には図8(b)に示すようなステップテーブルが含まれ、該テーブルには半導体ウェーハプロセスの各ステップ番号、制御方式、時間などがプログラムされている。この時間を計測することによって上記判断を行う。実行中と判断されれば、図8(b)に示すステップテーブルに基づいてカレントステップの制御を行う(ステップ102)。このように半導体ウェーハプロセスの各ステップで制御方式を切替えてやることにより、ヒータ制御の経済性、制御性を両立させることができる。

【0036】ステップ実行中でなければ、ノーマル制御情報定義の制御を行う(ステップ103)。このノーマル制御情報定義の制御とは、図1の制御信号生成手段33～36のうちのいずれか一つを予めメモリに登録して定義しておき、この定義された制御信号生成手段に基づいてヒータ制御を行って、電気炉をスタンバイ状態にしておくものである。電気炉は、電源オン後の初期時または半導体ウェーハプロセス間のインターバル時にスタンバイ状態が要求される。ノーマル制御情報定義の制御は、通常、図8(c)に示すように、温度安定性にメリットがある位相制御が採用されるが、登録内容はユーザによって変更することが可能である。ユーザが省エネを望む場合には、力率向上にメリットがあるゼロクロス制御が選択されるであろう。

【0037】次に図8(a)のステップ102とステップ103の詳細をそれぞれ示した図9(a)と図9(c)を用いてさらに具体的に説明する。図9(a)において、制御周期Tのタイムアップを判定する(ステップ201)。タイムアップしないときは終了になるが、制御周期Tがタイムアップする毎に、炉内温度とヒータ温度をもとにPID制御などの演算によって、各領域を所望の温度にするために必要なヒータ出力(ヒータ電力)を電力決定手段31で求め、図9(b)に示す電力テーブルの各領域1、2、3、4…に書き込む(ステップ202)。そして、図8(b)のステップテーブル参照情報を元に、切替手段37によるカレント制御によって各制御方式を振り分ける(ステップ203～ステップ206)。例えば、位相制御であれば、電力テーブルを参照し、ヒータ電力の%値によってオフセットを決定し、オフセット時間経過後、ゲート信号を発生させる。ゼロクロス制御であれば制御周期中のオンタイムを決定し、一周期時分割分散ゼロクロス制御及び半周期時分割分散ゼロクロス制御であれば当該制御周期でゲート信号を発生させるか否かを決定する。

【0038】図8のステップ103の詳細を示す図9

(c)において、同様に制御周期Tのタイムアップを判定する(ステップ601)。タイムアップしないときは終了になるが、制御周期Tがタイムアップする毎に、炉内温度とヒータ温度をもとにPID制御などの演算によって、スタンバイ状態の各領域を所望の温度にするために必要なヒータ出力(ヒータ電力)を電力決定手段3.1で求め、スタンバイ状態のヒータパワーを決定するために、図9(b)に示す電力テーブルの各領域1、2、3、4…に書き込む(ステップ602)。そしてこの電力テーブルに基づいて前述したノーマル制御情報処理を行う(ステップ603)。

【0039】図10に示すメイン処理における同期信号割り込み処理では、ステップ実行中であるか否かを判断し(ステップ300)、実行中であれば、図8(b)のステップテーブル書き込み情報を元に各割り込み制御処理に振り分ける(ステップ301～ステップ304)。実行中でなければ割り込みノーマル制御情報処理を行う(ステップ304)。ここで割り込みノーマル制御情報処理とは、ノーマル制御情報の制御に対応したステップ301～304のいずれかを行う処理のことをいう。

【0040】図11のフローチャートは、図9に示したステップ204の半周期時分割分散ゼロクロス制御処理の詳細説明である。まず図11(b)に示す時分割分散ゼロクロステーブルをイニシャライズして全領域にゼロを書き込み、ゲート信号を発生させないようにしてパワー出力を0%とする(ステップ401)。次いで図11(c)に示す電力テーブルを読み込み、図11(d)に示すようにイニシャライズした時分割分散ゼロクロステーブルに電力テーブルに応じた電力制御ができるようにテーブル設定処理を行う(ステップ402)。

【0041】設定処理された時分割分散ゼロクロステーブル(図11(d))について説明する。これは図11(c)のヒータパワーに基づいて分散平均と時分割平均がとれるように「1」と「0」とを書き込んだものである。すなわち、領域1及び2については電力テーブルのパワーがともに50%であるから、一制御周期置きにサイリスタオンに対応する「1」(一制御周期置きにサイリスタオフに対応する「0」)を書き込むが、領域間を分散平均化するために領域1と領域2の「1」の書き込み場所を一制御周期ずらしている。領域3及び領域4については電力テーブルのパワーが100%であることから制御周期120Tの全てに「1」を書き込む。ここで120Tとしたのは、例えばT=2秒で60Hzの場合は、 $60 \times 2 = 120$ 回の割り込みが入るので、合計2秒間には、240回割り込みがあることになる。よって、100%なら240回分全て「1」が書き込まれるということである。領域5及び6は領域1及び2と同じに設定する。このように設定すると、炉内の領域間の分散平均化および各領域内での時分割平均化が実現できる。

【0042】図12のフローチャートは、図10に示したステップ302の半周期時分割分散ゼロクロス制御処理の詳細説明である。時分割分散ゼロクロステーブルに書き込まれた内容が「1」か否かを判断し(ステップ501)、「1」であればオフセットゼロでゲート信号を発生するが(ステップ502)、「0」のときはゲート信号を発生しない。他の制御処理の場合と同様である。

【0043】例えば制御周期T=2、電源周波数60Hz、領域1=50%、領域2=50%とすると、一周周期時分割分散ゼロクロス制御の時の具体例を示せば図13のようになる。領域1において「1」の数は120個、「0」も加えれば240個である。領域2においても同じである。領域1と領域2の内容を加えると全て合計は「1」となり平均化されている。

【0044】上記実施の形態によれば、位相制御、ゼロクロス制御の他に一周周期時分割分散ゼロクロス及び半周期時分割分散ゼロクロス制御を導入したので、ヒータ電力を平均化させることができ、半導体製造時に重要な反応管内の均熱を取れる。また、反応管11の多分割された領域に対して、電力配分を平均化し、個々の領域においても、制御周期の間で電力配分を平均化することができる。これにより炉全体の電力配分が平均化され、反応管11内部の均熱が行なわれやすくなり、ひいては均一なウェーハ膜を生成することができる。また、交流電源18の半周期毎に制御信号を変化させるようにしたので、制御精度の確保も行える。

【0045】なお、実施形態では、時分割分散ゼロクロス制御は一周周期と半周期について説明したが、本発明はこれらの周期に限定されず、ゲート信号をオフセット0で発生させるものであれば、一周期半、二周期などとしても良く周期は任意に決めることができる。

【0046】実施形態では図7のプロセスにおいて、ゼロクロス→半周期時分割分散ゼロクロス→位相制御→一周周期時分割分散ゼロクロス→ゼロクロス、という制御方式の組合せについて説明したが、本発明はこれに限定されない。例えば制御方式が位相制御とゼロクロス制御の2つしか用意していないのであれば、ゼロクロス→ゼロクロス→位相制御→ゼロクロス→ゼロクロスとしてよく、また、その他の組合せも可能である。また、既述したように位相制御信号生成手段、ゼロクロス制御信号生成手段、時分割分散ゼロクロス制御信号生成手段は、ソフトウェアの他にハードウェアで構成してもよい。

【0047】

【発明の効果】本発明によれば、複数の制御信号生成手段を切替え自在に設け、これらの制御信号生成手段を半導体製造プロセスを構成するステップ毎に切り替えられるようにしたので、各ステップに応じた最適な電力制御が行え、経済性、制御性の両方をバランスよく配分することができる。

【図面の簡単な説明】

【図1】実施形態による温度制御回路の具体的な構成図である。

【図2】実施形態による電気炉制御装置の構成図である。

【図3】位相制御方式の説明図であり、(a)は50Hz交流電源、(b)は同期信号、(c)はゲート信号である。

【図4】ゼロクロス制御方式の説明図であり、(a)は50Hz交流電源、(b)は同期信号、(c)はゲート信号である。

【図5】一周期時分割分散ゼロクロス制御方式の説明図であり、(A)は1領域目の各種信号、(B)は2領域目の各種信号、(C)は炉の領域説明図を示す。

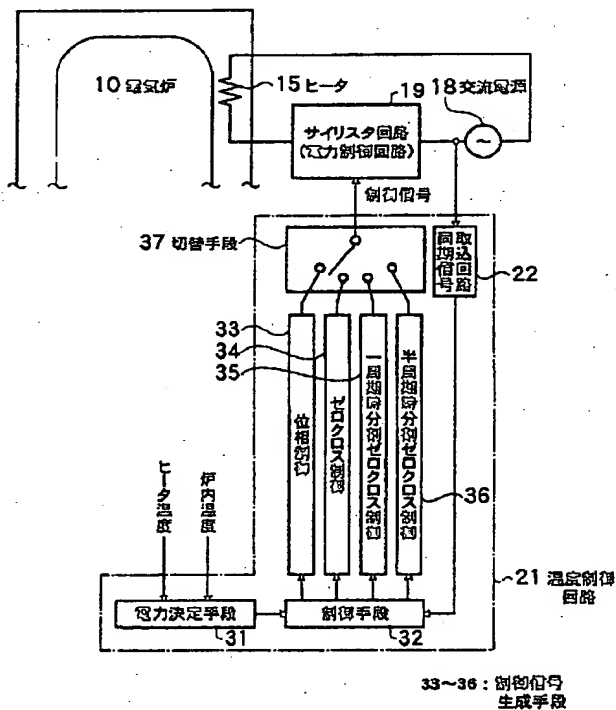
【図6】半周期時分割分散ゼロクロス制御方式の説明図であり、(A)は1領域目の信号、(B)は2領域目の各種信号を示す。

【図7】一般的な半導体ウェーハ製造プロセスを構成する各ステップの温度特性図である。

【図8】実施形態による切替制御の説明図であり、(a)は切替のフローチャート、(b)はステップテーブル図、(c)はノーマル制御情報図である。

【図9】実施形態による具体的な切替制御のフローチャートであり、(a)は図8(a)のステップ102の詳細フローチャート、(b)は電力テーブル、(c)は図8(a)の

【図1】



ステップ103の詳細フローチャートを示す。

【図10】実施形態による切替制御のメイン処理に対する同期信号割込み処理フローを示す。

【図11】実施形態による半周期時分割分散ゼロクロス制御処理のメイン処理フローチャートを示す。

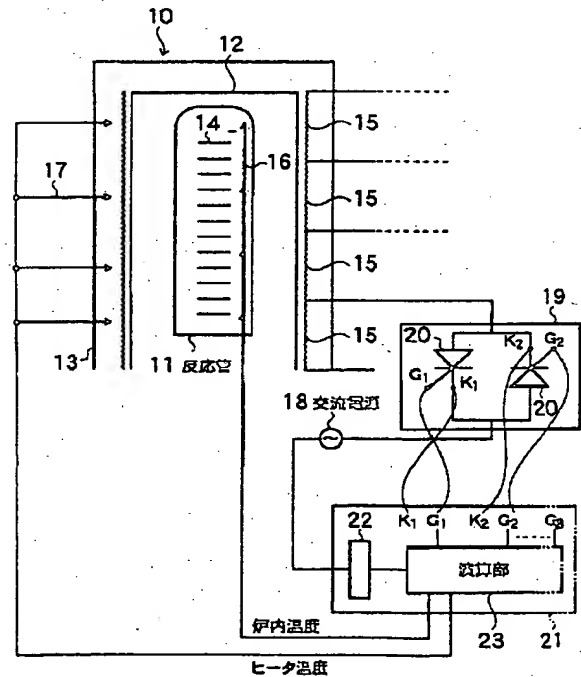
【図12】実施形態による半周期時分割分散ゼロクロス制御処理の割込み処理フローチャートを示す。

【図13】一周期時分割分散ゼロクロス制御の具体例のテーブルを示す。

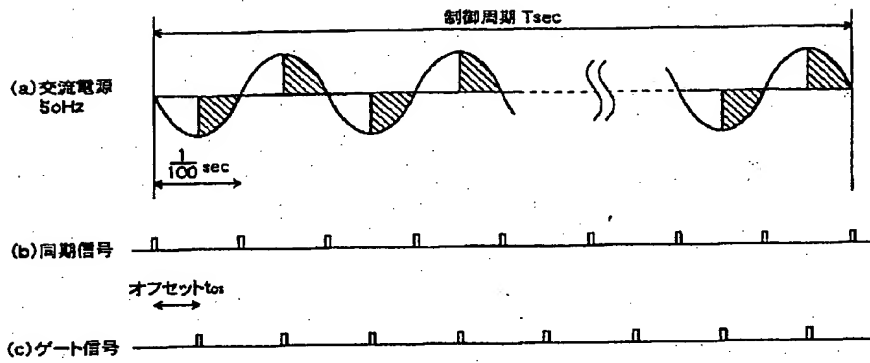
【符号の説明】

- 10 電気炉
- 15 ヒータ
- 18 交流電源
- 19 サイリスタ回路（電力制御回路）
- 21 温度制御回路
- 22 同期信号取込回路
- 31 電力決定手段
- 32 制御手段
- 33 位相制御信号生成手段
- 34 ゼロクロス制御信号生成手段
- 35 一周期時分割ゼロクロス制御信号生成手段
- 36 半周期時分割ゼロクロス制御信号生成手段
- 37 切替手段

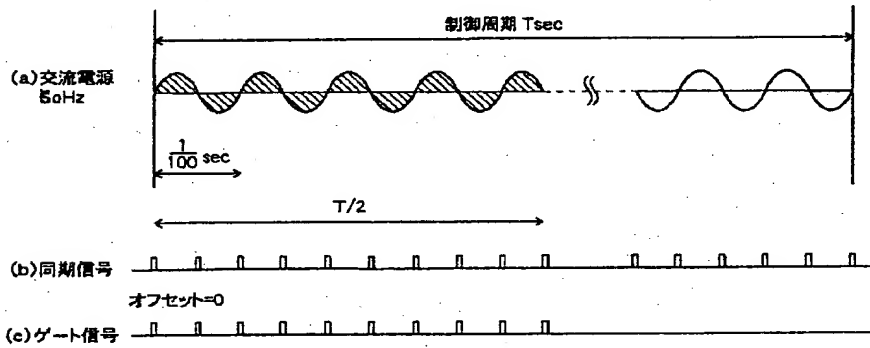
【図2】



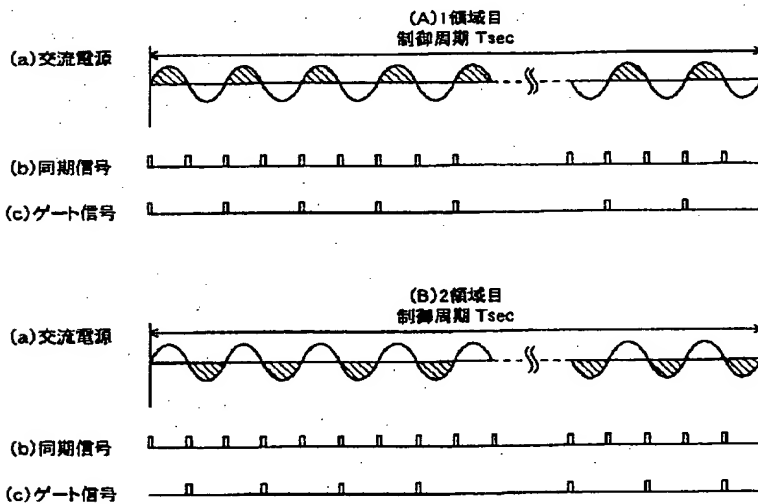
【図3】



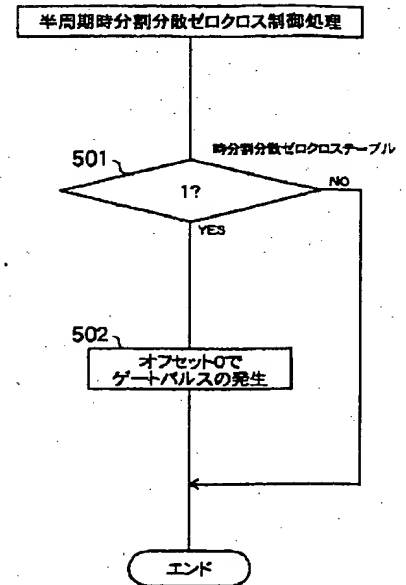
【図4】



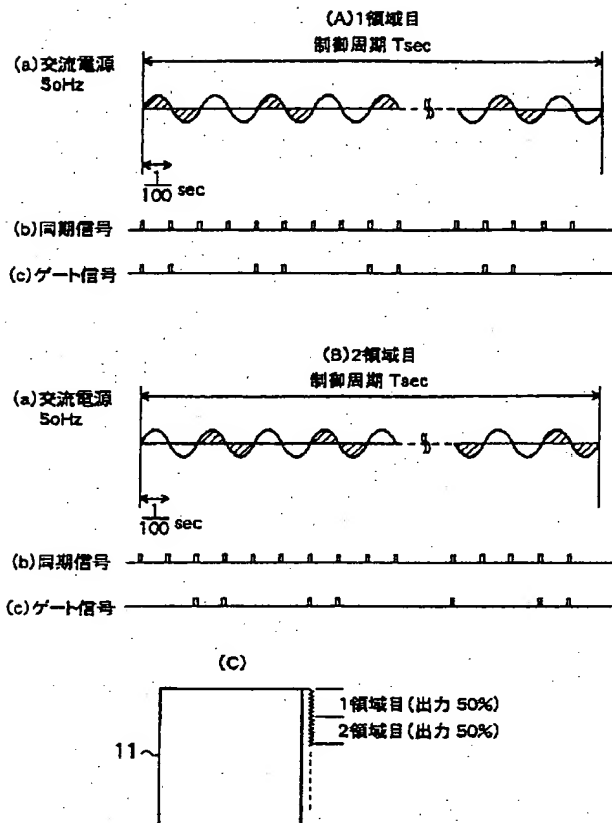
【図6】



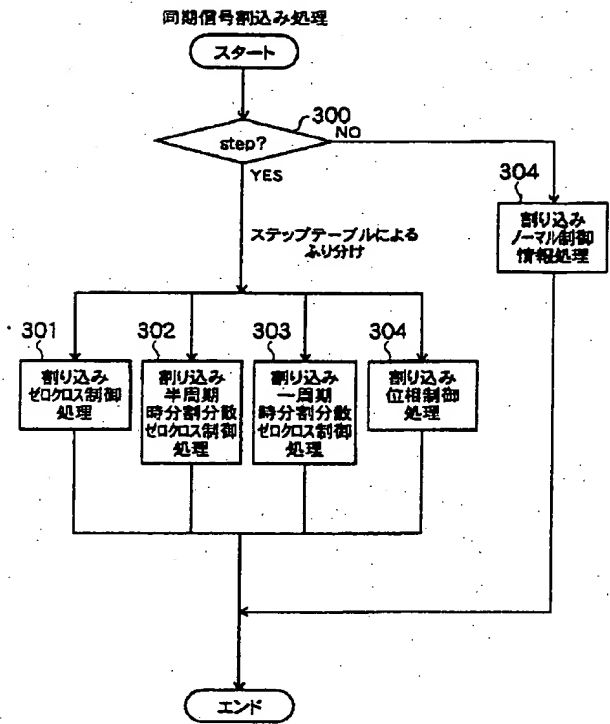
【図12】



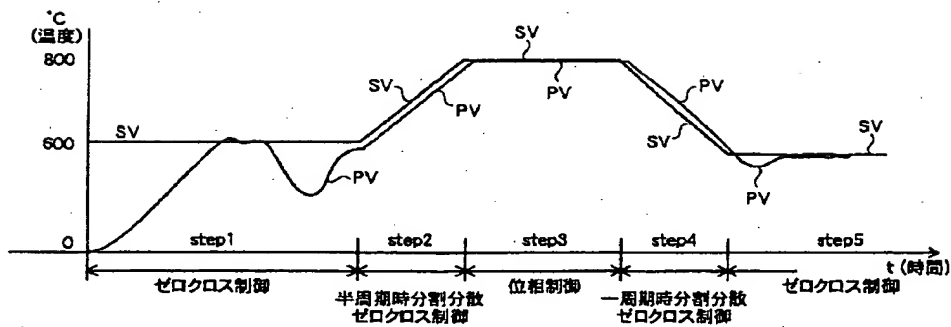
【図5】



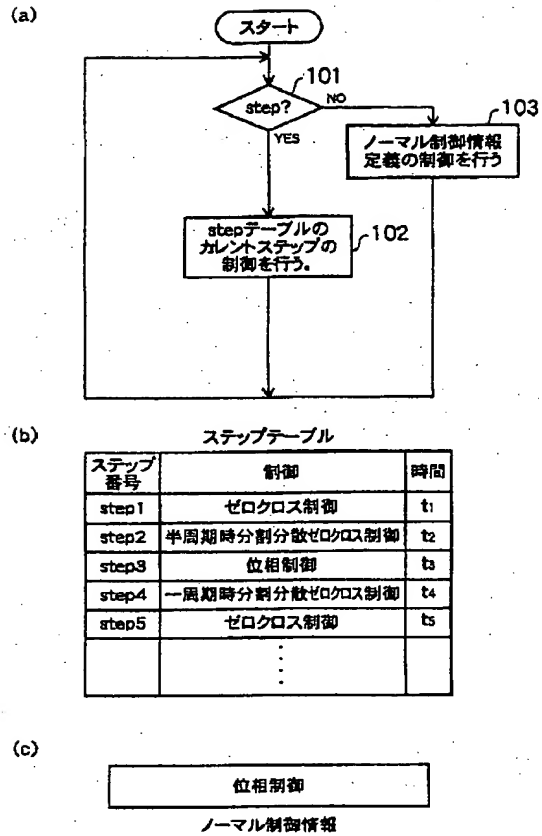
【図10】



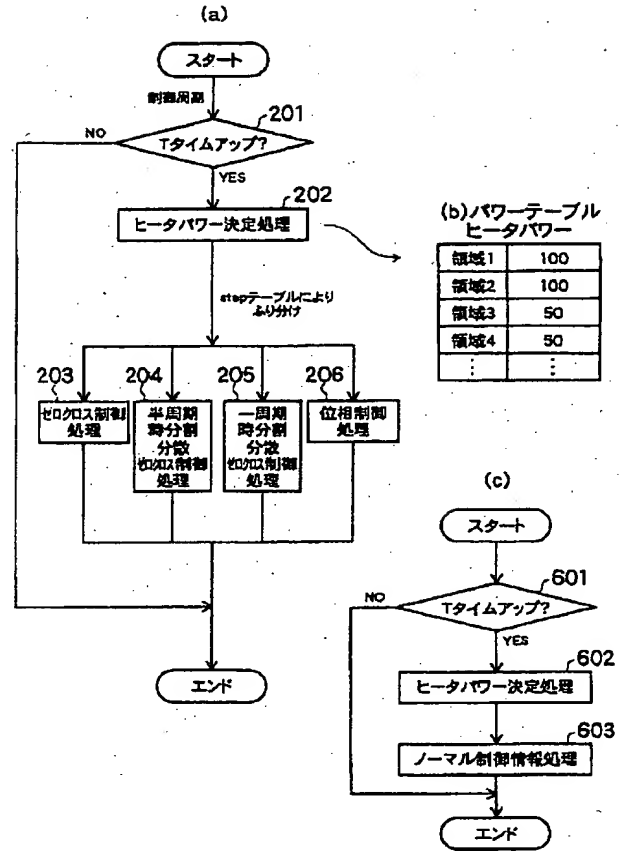
【図7】



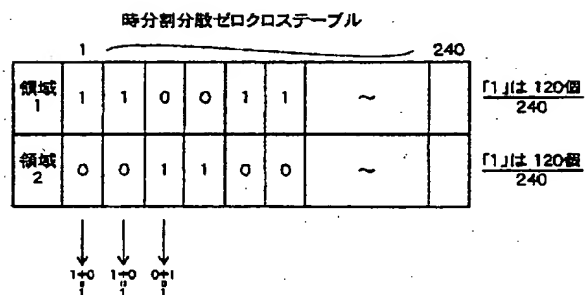
【図8】



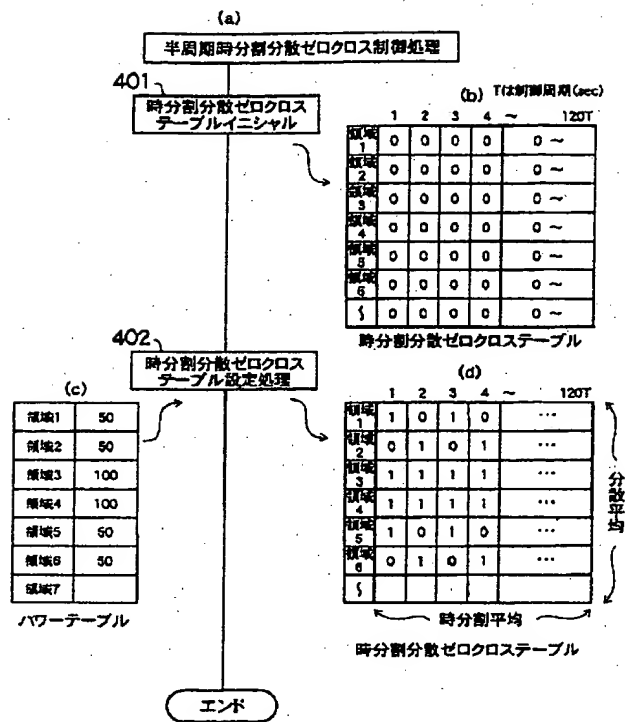
【図9】



【図13】



【図11】



フロントページの続き

(72)発明者 上野 正昭
 東京都中野区東中野三丁目14番20号 国際
 電気株式会社内

Fターム(参考) 5F045 DP19 EK05 EK21 EK22 EK27
 EK28 GB05 GB16 GB17